

**SOLID-STATE IMAGING DEVICE AND SOLID-STATE IMAGE PICKUP DEVICE
USING THE SAME**

Patent Number: JP2000059692
Publication date: 2000-02-25
Inventor(s): SUGIKI TADASHI
Applicant(s): TOSHIBA CORP
Requested Patent: JP2000059692
Application Number: JP19980229663 19980814
Priority Number(s):
IPC Classification: H04N5/335; H01L27/10; H01L27/146
EC Classification:
Equivalents:

Abstract

PROBLEM TO BE SOLVED: To distinguish a defective pixel and a normal pixel from signal levels when reading the signals of pixels.

SOLUTION: Concerning a solid-state imaging device 100 having plural pixels that is provided with optic/electric converting functions and an operating means for providing a video signal by selecting plural pixels at least, a fuse 103 is integrally built in for storing the defect information of a pixel while relating it to that pixel, when the relevant pixel has a defect. Thus, since the defective pixel and normal pixel can be distinguished from signal levels at the time of reading the signals of pixels, it is not necessary to generate a flaw correcting pulse through a conventional timing generator and no noise is mixed into the video signal. Further, since the imaging device itself is provided with a memory function, even in the case of an image pickup device which requires the exchange of the imaging device, it is enough that only the imaging device is exchanged.

Data supplied from the esp@cenet database - I2

THIS PAGE BLANK (USPTO)

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2000-59692

(P2000-59692A)

(43) 公開日 平成12年2月25日 (2000.2.25)

(51) Int.Cl. ⁷	識別記号	F I	テーマコード (参考)
H 0 4 N 5/335		H 0 4 N 5/335	P 4 M 1 1 8
H 0 1 L 27/10	4 3 1	H 0 1 L 27/10	4 3 1 5 C 0 2 4
27/146		27/14	A 5 F 0 8 3

審査請求 未請求 請求項の数6 O L (全 10 頁)

(21) 出願番号 特願平10-229663

(22) 出願日 平成10年8月14日 (1998.8.14)

(71) 出願人 000003078

株式会社東芝

神奈川県川崎市幸区堀川町72番地

(72) 発明者 杉木 忠

神奈川県横浜市磯子区新杉田町8番地 株

式会社東芝マルチメディア技術研究所内

(74) 代理人 100058479

弁理士 鈴江 武彦 (外6名)

Fターム (参考) 4M118 AA07 AB01 BA10 BA14 CA04

FA06 FA33

5C024 AA01 CA09 FA01 GA01 HA08

HA21

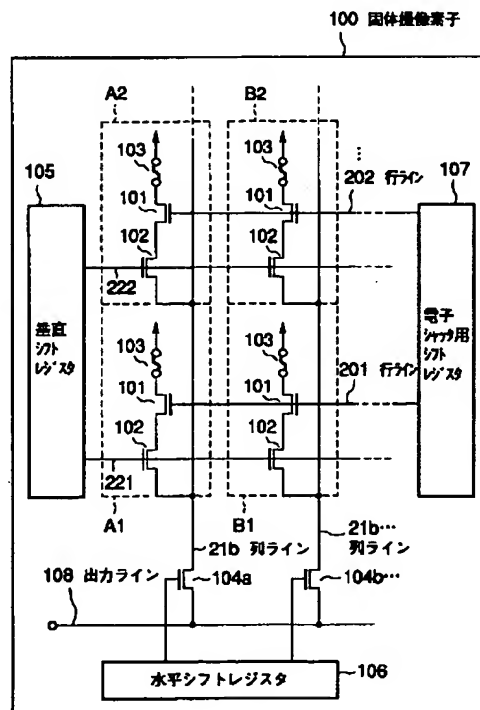
5F083 CR12 CR13 CR14 CR17

(54) 【発明の名称】 固体撮像素子とそれを用いた固体撮像装置

(57) 【要約】

【課題】画素の信号読み出し時に信号レベルで欠陥画素と通常画素の区別をつけられるようにする。

【解決手段】光電変換機能を有した複数の画素と、前記複数の画素を選択し映像信号を得るための操作手段とを少なくとも有した固体撮像素子100において、画素に欠陥があった時に、その画素の欠陥情報を当該画素に関連付けて記憶させるフューズ103を一体的に内蔵させている。



【特許請求の範囲】

【請求項1】 光電変換機能を有した複数の画素と、前記複数の画素を選択し映像信号を得るための操作手段とを少なくとも有した固体撮像素子において、画素に欠陥があった時に、その画素の欠陥情報を当該画素に関連付けて記憶させた欠陥画素記憶手段を一体的に内蔵したことを特徴とした固体撮像素子。

【請求項2】 前記画素の欠陥情報を当該画素に関連付けて記憶させた欠陥画素記憶手段は、ヒューズを利用していることを特徴とする請求項1記載の固体撮像素子。

【請求項3】 前記画素の欠陥情報を当該画素に関連付けて記憶させた欠陥画素情報記憶手段は、PN接合を熱破壊した素子を用いることを特徴とする請求項1記載の固体撮像素子。

【請求項4】 前記画素の欠陥情報を当該画素に関連付けて記憶させた欠陥画素情報記憶手段は、当該画素の信号電荷読み出し経路の増幅素子のゲートに蓄積される電荷量を利用したことを特徴とする請求項1記載の固体撮像素子。

【請求項5】 光電変換機能を有した複数の画素と、前記複数の画素を選択し映像信号を得るための操作手段とを少なくとも有し、画素に欠陥があった時に、その画素の欠陥情報を当該画素に関連付けて記憶させた欠陥情報記憶手段を一体的に内蔵した固体撮像素子と、前記固体撮像素子の画素からの信号レベルが所定レベルの時に近傍画素より得た信号で出力を置き換える手段を有したことを特徴とする固体撮像装置。

【請求項6】 所定の時刻に取得した画素欠陥情報を、前記欠陥情報記憶手段にフィードバックする手段を有したことを特徴とする請求項5記載の固体撮像装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、半導体中の結晶欠陥に起因する固体撮像素子の欠陥画素（キズ）の補正方法に関し、特にキズ情報の記憶方法及び手段を備えた固体撮像素子とそれを用いた固体撮像装置に関する。

【0002】

【従来の技術】 固体撮像素子では、ナノアンペア（nA）オーダーの光励起電流が信号レベルとなっているため、半導体結晶の欠陥によるリーク電流の影響がとても大きい。このため、一般的な集積回路以上に高度にクリーン化された製造環境下で製造され、結晶欠陥を低減する種々のアニーリング処理を導入し、低リーク電流の製造プロセスで作られている。しかしながら、少数ではあるが、リーク電流の大きな画素（白キズ）や、光感度の小さな画素（黒キズ）が生じる場合がある。このような画素が存在する固体撮像素子は、いわゆる画素欠陥が存在する固体撮像素子ということになる。しかし、画素欠陥が存在する固体撮像素子でも、欠陥画素を近傍画素から求めた所定値で置き換えることにより、実質的にキ

ズの無い画像を得ることができる。この画素情報の置き換えを行う回路を通常キズ補正回路と称している。

【0003】 キズ補正回路は、例えば特開平4-160883号公報のように欠陥画素の位置情報を記憶した不揮発性メモリをタイミング発生器に接続している。そして、撮像素子の欠陥画素の位置（欠陥画素から得るべき情報処理タイミング）では、欠陥画素の近傍画素から求めた所定値に画素情報を置き換えることにより、実質的にキズの無い画像を得ている。

【0004】 しかしこの場合には、固体撮像素子の走査タイミングと不揮発性メモリのアクセスタイミングが異なるため、映像信号に雑音が入り易いという欠点があった。

【0005】 これをさけるために、特開平2-237273号公報のように映像信号の無いブランキング期間に、タイミング発生器内部に設けたランダムアクセスメモリ（RAM）に不揮発性メモリから画素欠陥の位置情報を転送するようにし、その転送時だけ不揮発性メモリに通電することで、映像信号への雑音の混入を回避するというものがある。

【0006】 また、欠陥画素の位置情報を記憶した不揮発性メモリは、撮像素子と1対1で対応するため、例えば電子内視鏡装置のように撮像素子を含むスコープ部の交換が必要な場合には、特開昭61-264770号公報のようにスコープ部に不揮発性メモリを搭載する必要があった。

【0007】

【発明が解決しようとする課題】 従来の撮像素子において、画素欠陥に基づく不具合の補正を行う場合には、撮像素子の欠陥画素（キズ）位置情報を記憶する不揮発性メモリを撮像素子の外部に持つ必要があり、撮像素子の交換の際には共に前記不揮発性メモリを交換する必要があり、取り扱い難かった。また、映像信号への雑音の混入を回避するための配慮も必要であった。

【0008】 そこで本発明は、映像信号へ雑音が入ることが無いキズ補正対応の撮像素子を工夫し、取り扱い易く、簡単な構成でキズ補正を実現した固体撮像素子とそれを用いた固体撮像装置を提供することを目的とする。

【0009】

【課題を解決するための手段】 この発明は、欠陥を有する画素の出力信号レベルを通常の画素の出力信号レベル範囲外にする手段を画素配列内に一体的に内蔵させた構成とする。この構成により、画素の信号読み出し時に、信号レベルに応じて欠陥画素と通常画素の区別をつけられるため、この区別情報を用いればわざわざタイミング発生器でキズ補正タイミングパルスが発生させる必要が無く映像信号に雑音が入り込むことも無く、また外部に欠陥画素位置を記憶するための不揮発性メモリを設ける必要もない。

【0010】そして、撮像素子自体に、等価的には欠陥画素位置を知らしめるメモリ機能が一体化された状態となるので、撮像素子の交換が必要な撮像装置に於いても、撮像素子のみを交換するだけでよい。

【0011】

【実施例】以下、この発明の実施の形態を図面を参照して説明する。図1は、この発明の第1の実施の形態に係る固体撮像素子の概略構成図である。100は固体撮像素子であり、この固体撮像素子100の結像面には、画素が2次元配列されている。図では簡略化して示しており、左下部の画素A1, A2, …, B1, B2…を示している。つまり、この図では、行方向をA, B, C…とし、列方向をそれぞれに1, 2, 3…としてサフィックスを与えて示している。

【0012】それぞれの画素の構成は同じであるから、1つを代表して説明することにする。即ち、感光性のNチャンネル型電界効果トランジスタ（以下フォトMOSと称す）101のゲートには正電圧が印加されている。フォトMOS101のゲートは薄いポリシリコン膜で形成されており、光透過性を有している。

【0013】フォトMOS101のゲート電極部に入射した光は、ゲート電極下の半導体結晶内で電子と正孔の対を発生させ、電子はゲート電極に印加されている正電圧に引かれて半導体表面に蓄積され、正孔はゲート電極に印加されている電圧に反発して基板内部に拡散する。この結果ゲートに照射された光量に応じた負の電荷がゲート電極下に蓄積され、等価的にフォトMOS101のゲート印加電圧を下げ、チャンネル電流を低下させる方向で働く。

【0014】各行のフォトMOS101のゲート電極は、行毎に共通の行ライン201, 202, …に接続され、各行ライン201, 202, …は、それぞれ電子シャッター用シフトレジスタ107に接続されている。また各フォトMOS101のソース電極は、対応する行選択トランジスタ102のドレイン電極に接続されている。各列の行選択トランジスタ102のソース電極は、それぞれ列毎に共通の列ライン21a, 21b, …に接続されており、各列ライン21a, 21b, …は、それぞれ水平選択トランジスタ104a, 104b, …を介して出力ライン108に接続されている。水平選択トランジスタ104a, 104b, …のゲート電極は、水平シフトレジスタ106に接続されている。

【0015】次に、フォトMOS101のドレイン電極は、それぞれ対応する遮断型フューズ103を経由して電源に接続されている。また行選択トランジスタ102のゲート電極は、行毎に共通の行ライン221, 222, …に接続され、各行ライン221, 222, …は、それぞれ垂直シフトレジスタ105に接続されている。

【0016】垂直シフトレジスタ105は、選択したい1つの行に高電圧を順次印加し、その行のフォトMOS

101をソースフォロワの駆動トランジスタとして動作させる。

【0017】水平シフトレジスタ106は、水平選択トランジスタ104のゲート電極に制御信号を与え、順次選択することで出力ライン108から走査映像電流出力が得られるように制御している。フォトMOS101のゲート電極下に蓄えられた信号電荷は、電子シャッター用シフトレジスタ107により、低電圧が与えられたときに半導体結晶内部に拡散されリセットされる。

【0018】フォトMOS101のゲート電極下に蓄えられた信号電荷は、フォトMOS101のチャンネルをピンチオフさせる程蓄えられないので、図2に示すように、出力電流の最低値を持つ光電変換特性となる。

【0019】ここで、遮断型フューズ103がカットされている画素の場合には、出力電流が流れないため、欠陥画素かどうかは出力電流値で判断できる。図3は、画素欠陥機能付きの固体撮像装置の一実施の形態である。

【0020】固体撮像素子301は、図1に示した要素を持っている。この固体撮像素子301はタイミング発生器309で作成されたパルスで駆動されている。固体撮像素子301の電流出力は、電流電圧変換回路302で電圧信号に変換されたのち、A/D（アナログデジタル）変換器303と、コンパレータ304に渡される。

【0021】A/D変換器303の出力は、Dフリップフロップ回路305, 306にて1クロック遅延されたデジタル値j、及び2クロック遅延されたデジタル値kが得られる。

【0022】コンパレータ304は、欠陥画素かどうかを判定し、その判定出力は、ラッチ回路307でクロックに同期してラッチされ、欠陥フラグパルス信号となる。この欠陥フラグパルス信号に基づいて信号選択回路308は、画素欠陥でない場合には、Dフリップフロップ回路305の出力を、画素欠陥の場合には、Dフリップフロップ回路306の出力（先の画素の出力信号）を選択し、画素欠陥の場合その直前の画素の出力信号値を採用する。この動作により補完型のキズ補正機能が実現できる。

【0023】製造後に最初に欠陥画素の位置を検査する手法は、例えば次のような手法が用いられる。固体撮像素子301の欠陥情報は、撮像素子301を遮光した状態にしておき、走査出力を得ることで白キズを判定でき、撮像素子301に均一な光を照射した状態にしておき、走査出力を得ることで黒キズを判定できる。

【0024】この欠陥情報の固体撮像素子301への書き込みは、全てのフォトMOS101を導通状態にさせておき垂直選択トランジスタ102と水平選択トランジスタ104を通常の走査と同じ順序で選択し、出力端子108に低電圧を与えることで欠陥情報を書き込みたいフューズ103に過大電流を流してカットすることができ、この欠陥情報の取得と書き込みは撮像素子の良否

判定をするダイソーで自動的に行うことができ、歩留まりを向上して固体撮像素子を安価に供給することができる。

【0025】また、遮断型のフューズはフォトMOS101のドレイン電極にシリーズに接続されている場合について説明したが、フォトMOS101のソース電極と垂直選択トランジスタ102のドレイン電極間に接続しても、垂直選択トランジスタ102のソース電極にシリーズに接続しても同様の効果が得られる。

【0026】図4は、本発明の第2の実施の形態に係る固体撮像素子の概略構成図である。400は固体撮像素子であり、この固体撮像素子400の結像面には、画素が2次元配列されている。図では簡略化して示しており、左下部の画素A1, A2, …, B1, B2…を示している。つまり、この図では、先の実施の形態と同様に行方向をA, B, C…とし、列方向をそれぞれに1, 2, 3…としてサフィックスを与えて示している。

【0027】それぞれの画素の構成は同じであるから、1つを代表して説明することにする。即ち、光電変換機能を有したフォトダイオード402にそれぞれに短絡型のフューズ403が並列接続されている。このフォトダイオード402、短絡型のフューズ403は、トランジスタ401のドレイン電極と接地電位部との間に並列接続されている。トランジスタ401のソースは、対応する列ライン21a, 21b, …に接続されている。また、トランジスタ401のゲート電極は、対応する行ライン201, 202…に接続されている。また列ライン21a, 21b, …にはそれぞれトランジスタ405a, 405b, …が直列接続されている。

【0028】垂直シフトレジスタ105は、行ライン201, 202…を次々と水平周期で駆動する。1水平期間に水平シフトレジスタ106が次々とトランジスタ405a, 405b…をオンしていくことにより、出力ライン108には、アクセスしている行の各画素の出力信号を得ることができる。

【0029】短絡型のフューズは、図5に示すように、極薄い絶縁膜（シリコン酸化膜）51を挟んで上部と下部の電極（ポリシリコン）52, 53が向かい合っている構造をしており、上下電極52, 53間に絶縁耐圧以上の電圧をかけると上下電極間が短絡するというものである。

【0030】各行の映像信号は、垂直シフトレジスタ105と水平シフトレジスタ106からのパルスで、各行のトランジスタ401と、各列のトランジスタ405a, 405b, …を順次選択することにより、出力ライン108から得られる。

【0031】ここで欠陥情報が短絡型フューズ403に書き込まれている場合には飽和信号量以上の電流が流れ、欠陥画素であると判断できる。さらにまた、図7のように、PN接合に降伏電圧以上の逆方向電圧をかけて

フォトダイオード402の許容電力損失以上の電力を供給してPN接合を破壊して抵抗性の領域にしても良い。図7は、フォトダイオードの許容電力とPN接合破壊領域を示している。

【0032】また、光電変換された信号電荷を順次転送するCCD撮像素子の場合には、図6に示すようにフォトダイオード402のPN接合にレーザ光601を照射し加熱して、PN接合を破壊して、抵抗性の領域602を形成させ感光素子としてのフォトダイオード402に並列に低抵抗を形成させても良い。

【0033】欠陥画素がどの位置に存在するかを最初に検査する手法は、さきの図1の実施の形態の場合と同様である。図8は、この発明の第3の実施の形態に係る固体撮像素子の概略ブロック図である。

【0034】800は固体撮像素子であり、この固体撮像素子400の結像面には、画素が2次元配列されている。図では簡略化して示しており、左下部の画素A1, A2, …, B1, B2…を示している。つまり、この図でも、先の実施の形態と同様に行方向をA, B, C…とし、列方向をそれぞれに1, 2, 3…としてサフィックスを与えて示している。

【0035】この固体撮像素子800には、行方向の各フォトトランジスタの無信号時電圧を保持する無信号時電圧保持部881と、信号を取り出したときの信号を保持する信号電圧保持部882とが設けられている。そして信号電圧保持部882からの出力電圧と、無信号時電圧保持部881からの出力電圧とは、差動増幅器883に入力され、その差分が正規の出力信号として取り出されるようになっている。

【0036】まず画素の構成から説明する。それぞれの画素は同じ構成であるから、1つを代表して説明することにする。即ち、光電変換機能を有したフォトダイオード801のアノードは接地電位部に接続され、カソードはバッファトランジスタ803のゲートに接続されるとともに、リセットトランジスタ802のドレインに接続される。リセットトランジスタ802のドレインは、フューズ805を介して列信号ライン821に接続されている。一方、先のバッファトランジスタ803のドレインは電源に接続され、ソースは、垂直選択トランジスタ804のソースに接続されている。そして、垂直トランジスタ804のソースは列信号ライン821に接続されている。

【0037】次に、先のリセットトランジスタ802のゲートは、行方向のリセットライン831に接続され、また垂直トランジスタ804のゲートは、行方向のライン841に接続されている。

【0038】次に、無信号時電圧保持部881について説明する。各列信号ライン821には、同じ構成の無信号時電圧保持回路が接続されているので、1つを代表して説明する。列信号ライン821と接地部間には、スイ

ッチ811とコンデンサ812が直列接続されている。スイッチ811とコンデンサ812との接続点と、無信号時電圧出力ライン851との間にはスイッチ813が接続される。無信号電圧出力ライン851は、インバータ852を介して出力端子853に接続されるとともに、先の差動増幅器883に接続されている。

【0039】次に、信号電圧保持部882について説明する。各列信号ライン821には、同じ構成の無信号時電圧保持回路が接続されているので、1つを代表して説明する。列信号ライン821と接地部間には、スイッチ814とコンデンサ815が直列接続されている。スイッチ814とコンデンサ815との接続点と、信号電圧出力ライン861との間にはスイッチ816が接続される。信号電圧出力ライン861は、差動増幅器883に接続されている。差動増幅器883の出力端子862には、画像信号が得られる。

【0040】上記の各列信号ライン821の一方には定電流源が接続され、他方はスイッチ818を介して電源に接続される。また各列選択ライン821は、それぞれスイッチ817を介して端子819に接続されている。

【0041】上記の行方向のリセットライン831、行方向のライン841は、垂直シフトレジスタ806に接続されている。また列選択ライン821は、水平シフトレジスタ820に接続されている。

【0042】図9は、上記の固体撮像素子の動作を説明するために示したタイミングチャートである。ヒューズ805が導通状態の時に説明する。光電変換機能を有したフォトダイオード801は、リセットトランジスタ802により所定の電圧にセットされたのちに、照射された光量に対応した電位変化が生じる。フォトダイオード801の電圧は、バッファトランジスタ803によりインピーダンス変換され、例えばS1パルスが出力されたときにトランジスタ804がオンになり、垂直信号線、つまり列選択ライン821に現れる。いま、最下段の行の各列の信号が列選択ライン821に出力されるものとする。

【0043】このとき、タイミング発生器816のSPパルスにより、スイッチ814をオンする。この結果、信号電圧がコンデンサ815に蓄積される。次にタイミング発生器816は、RPパルスにより、スイッチ818をオンする。すると、列選択ライン821が電源電圧にバイアスされる。次に、垂直レジスタ806からのパルスR1によりトランジスタ802がオンされる。すると、フォトダイオード801のカソード電圧が所定の電圧にセットされる。ここでスイッチ818がオフされる。すると、フォトダイオード801の無信号時の電圧が、バッファトランジスタ803、トランジスタ804を介して列選択ライン821に現れる。この無信号時の電圧は、タイミング発生器816からのCPパルスによりスイッチ811がオンされ、コンデンサ812に蓄え

られる。

【0044】次に水平シフトレジスタ820からのHaパルスによりスイッチ813、816がオンされる。すると、信号電圧保持部882のコンデンサ815の出力電圧と、無信号電圧保持部881のコンデンサ812の出力電圧とが差動増幅器883に入力される。

【0045】これにより、差動増幅器883の出力には、信号電圧と無信号時電圧との引き算結果が得られ、正しい信号が出力端子862に出力される。欠陥画素情報はヒューズ805を切ること記憶させることができる。

【0046】この場合には、リセットトランジスタ802を導通させてもフォトダイオード801に所定の電圧を印加できず、リーク電流や光電流が蓄積され続けば0Vで平衡点となる。この電圧は、コンデンサ812に読み込まれるため、インバータ852を通して映像信号と同一タイミングで出力される。つまりこのような処理を施した画素の場合、差動増幅器883からの出力電圧は得られない。

【0047】ヒューズ805に欠陥画素情報を記憶させる方法は書き込みピン819にフォトダイオードの降伏電圧以上の電圧パルスを与えることでヒューズ805を切断することができる。このときは、例えば水平シフトレジスタ820をゆっくりと駆動し、予め確認しておいた、欠陥画素位置で電圧パルスを与えるようにしている。なお、製造後の撮像素子の欠陥画素の位置を検査する方法は、先の実施の形態と同様な手法である。

【0048】図10は、図8の固体撮像素子を使った固体撮像装置の概略ブロック図である。固体撮像素子800の信号出力（差動増幅器883の出力信号）は遅延素子1002、1003を通り信号切り替え器1005に供給される。欠陥情報端子（インバータ82出力端子）は、遅延素子1004を介して、信号切り替え器1005の切り替え制御信号入力端子に接続され、欠陥画素のタイミングでは所定時間前の信号で現信号を置換えて出力する。

【0049】図11は、本発明の第4の実施の形態に係る固体撮像素子の概略ブロック図、図12はその動作を説明するためのタイミング図、図13はそれを用いた固体撮像装置である。

【0050】この固体撮像素子は、欠陥画素位置を示す情報を記憶する場合に、フューズを切断するのではなく、画素に記憶された欠陥情報を読み出して、自動的にリフレッシュするキズ情報リフレッシュ回路900を有するように構成されている。なお、無信号時電圧保持部881、信号電圧保持部882の構成は先の実施の形態と同じであり、同一符号を付している。

【0051】図11において、1100は固体撮像素子であり、この固体撮像素子1100の結像面には、画素が2次元配列されている。図では簡略化して示してお

り、左下部の画素A1, A2, …, B1, B2…を示している。つまり、この図でも、先の実施の形態と同様に、行方向をA, B, C…とし、列方向をそれぞれに1, 2, 3…としてサフィックスを与えて示している。

【0052】この固体撮像素子1100には、行方向の各フォトトランジスタの無信号時電圧を保持する無信号時電圧保持部881と、信号を取り出したときの信号を保持する信号電圧保持部882とが設けられている。そして信号電圧保持部882からの出力電圧と、無信号時電圧保持部881からの出力電圧とは、差動増幅器883に入力され、その差分が正規の出力信号として取り出されるようになっている。

【0053】まず画素の構成から説明する。それぞれの画素は同じ構成であるから、1つを代表して説明することにする。即ち、光電変換機能を有したフォトダイオード1101のアノードは接地部に接続され、トランジスタ1102のソースに接続される。トランジスタ1102のドレインは、リセットトランジスタ1103のソースに接続されるとともに、増幅トランジスタ1104のゲートに接続される。リセットトランジスタ1103のドレインは、列選択ライン821に接続されている。また増幅トランジスタ1104のドレインは電源に接続され、ソースは読み出しトランジスタ1105のドレインに接続される。読み出しトランジスタ1105のソースは列選択ライン821に接続されている。

【0054】次にキズ情報リフレッシュ回路900の構成について説明する。キズ判定回路900は、各列に同様な回路を備えているので、1つを代表して説明する。各列の回路は、キズ情報取り込みスイッチ1109、キズ情報出力スイッチ1111とキズ情報保持用のコンデンサ1110とを有する(キズ走査回路)。また各列の回路は、キズ信号帰還スイッチ1112を有する。

【0055】スイッチ1109とコンデンサ1110とは、各列信号ライン821と接地部との間に直列接続されている。スイッチ1109とコンデンサ1110との接続点と、キズ情報出力ライン1120との間にはキズ情報出力スイッチ1111が接続されている。

【0056】キズ情報出力ラインは、増幅器1121を介して、出力端子1123に接続され、この出力端子1123のキズ情報は、Dフリップフロップ1124に入力される。このDフリップフロップ1124の出力ライン1125は、キズ信号帰還スイッチ1112を介して列信号ライン821に接続される。

【0057】ライン1130は、各列に設けられている電圧供給用のスイッチ1131を制御するためのものである。また1132は、各種タイミング信号を出力タイミング発生器である。

【0058】次に、図12を参照して動作を説明する。無信号時電圧保持部881と信号電圧保持部882の動作は、図8で示した実施の形態と同様な動作である。

【0059】今、選択スイッチ1105を信号S1で導通させ、次にパルスDPを出力すると、増幅トランジスタ1104のゲートノードに蓄えられているキズ情報が列信号ライン821に出力され、スイッチ1109を介してコンデンサ1110にサンプリングされる。

【0060】次に、プリセット用のバイアススイッチ1131にパルスRPを与え、リセット用のトランジスタ1103にパルスR1を与え、増幅トランジスタ1104のゲート電圧を所定値にセットした後に、パルスCPをトランジスタ811に与え、無信号時の電圧をコンデンサ812にサンプリングする。次に、読み出しトランジスタ1102にパルスT1を加え、フォトダイオード1101より信号電荷を読み出し、トランジスタ1104、1105、列信号ライン821に出力する。次に、パルスSPでスイッチ814をオンし、信号電圧をコンデンサ1119にサンプリングする。

【0061】次に水平シフトレジスタ1122からパルスHaが出ると、最初の列のスイッチ1111、813、816がオンし、無信号時の電圧と信号電圧とが差動増幅器883に入力され、正規の信号が出力端子862に出力される。また、コンデンサ1110からは、キズ情報に基づくキズ信号が増幅器1121から出力される。

【0062】増幅器1121から出力されたこのキズ信号は、フリップフロップ1124にサンプリングされ、水平シフトレジスタ1122から、次の列を選択するパルスHbが出た時にキズ書き込みスイッチ1112、トランジスタ1103を介して、トランジスタ1104のゲートに再書き込みされる。この動作が繰り返されることにより画素中に書き込んだキズ情報を保持しながら画素から信号も読み出すことができる。

【0063】図13は、上記の固体撮像素子1100を用いた固体撮像装置の構成例を示している。固体撮像素子1100から出力された信号は、遅延素子1301、1302により所定の遅延が付けられた後に切替えスイッチ1303に供給される。切替えスイッチ1303は欠陥画素でない場合は遅延素子1301の出力を選択して導出し、欠陥画素の場合は遅延素子1302の出力を選択して導出することでキズの無い信号を出力する。遅延素子1304は、キズ情報の信号を1画素分遅延させる回路である。その出力により、切替えスイッチ1303が制御される。

【0064】固体撮像素子内のキズ情報は、例えば電源投入時にスイッチ1307を閉じ、暗時画像から白キズを判定し、一様照明化の信号から黒キズを判定するキズ情報取得回路1306を用いてキズ情報を固体撮像素子に書き込む。固体撮像素子のキズ信号出力の電流供給能力を小さく設定しておけば、キズ信号入出力ピン1123から、フリップフロップ1124を介して入力することができる。キズ情報取得回路1306は、キズ情報リ

フレッシュ回路900が兼用できるようにしても良い。

【0065】固体撮像装置は、固体撮像素子とその周辺ブロックという形式で説明してきたが、キズ補正回路やその他の信号処理回路が一体化されたいわゆる1チップカメラにおいては特に、動作タイミングの違いによる映像信号への雑音の混入が無いという本発明の効果が大きいとなる。

【0066】上記したこの発明の特徴をまとめると次のようになる。光電変換機能を有した複数の画素と、前記複数の画素を選択し映像信号を得るための操作手段とを少なくとも有した固体撮像素子において、画素に欠陥があった時に、その画素の欠陥情報を当該画素に関連付けて記憶させる手段を一体的に内蔵させている。

【0067】上記画素の欠陥情報を当該画素に関連付けて記憶させる手段は、例としてヒューズを利用している。ヒューズを設ける方法としては、信号線に信号出力を供給する経路に遮断型のヒューズを設け、欠陥画素の前記遮断型のヒューズを遮断する。あるいは、フォトダイオードに並列に短絡型のヒューズを設け、欠陥画素の前記短絡型ヒューズを短絡する方法がある。あるいは、フォトダイオードからの信号電圧の読み出し前に、増幅器の入力電圧を所定の電圧にセットする経路に遮断型のヒューズを設ける方法がある。

【0068】また、上記画素の欠陥情報を当該画素に関連付けて記憶させる手段は、PN接合を熱破壊した素子を用いる方法がある。この方法としては、フォトダイオードにレーザ光を当て、PN接合を熱破壊する方法、あるいは、フォトダイオードに降伏電圧以上の電圧を印加し、PN接合を熱破壊する方法がある。

【0069】更にまた、画素への欠陥情報の記憶手段は、フォトダイオードからの信号の読み出し後に、画素内の増幅器の入力電圧を信号線に与えた所定の電圧にセットし、次のフォトダイオードからの信号の読み出しの際に増幅器の出力電圧レベルで検出する方法がある。

【0070】更に固体撮像装置としては、上記の固体撮像素子の画素からの信号レベルが所定レベルの時に近傍画素より算出した値で画素情報を置き換えるようにしている。また、所定の時刻に取得した画素欠陥情報を、前記固体撮像素子の各画素に欠陥情報を記憶させる手段と、各画素からの信号の読み出しの際に得られた欠陥情

報を再度各画素に記憶させる手段と設けている。

【0071】

【発明の効果】以上説明したように、この発明によれば、画素の信号読み出し時に信号レベルで欠陥画素と通常画素の区別をつけられるため、従来のようなタイミング発生器でキズ補正パルスを発生させる必要は無く映像信号に雑音が入り込まない。また、撮像素子自体にメモリー機能が具備されるので、撮像素子の交換が必要な撮像装置に於いても、撮像素子のみを交換するだけで良い。

【図面の簡単な説明】

【図1】本発明の第1の実施の形態を示す図。

【図2】図1の固体撮像素子の光電変換特性を示す図。

【図3】図1の固体撮像素子を用いた固体撮像装置を示す図。

【図4】本発明の第2の実施の形態を示す図。

【図5】図4の固体撮像素子に用いられる遮断素子の例を示す図。

【図6】同じく図4の固体撮像素子に用いられる遮断素子の例を示す図。

【図7】同じく図4の固体撮像素子において素子遮断を得る場合の逆方向電圧の説明図。

【図8】本発明のさらに他の実施の形態を示す図。

【図9】図8の固体撮像素子の動作を説明するために示したタイミング図。

【図10】図8の固体撮像素子を用いた固体撮像装置の構成例を示す図。

【図11】本発明のさらにまた他の実施の形態を示す図。

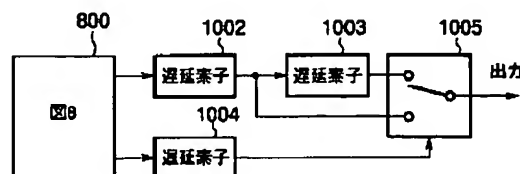
【図12】図11の固体撮像素子の動作を説明するために示したタイミング図。

【図13】図11の固体撮像素子を用いた固体撮像装置の構成例を示す図。

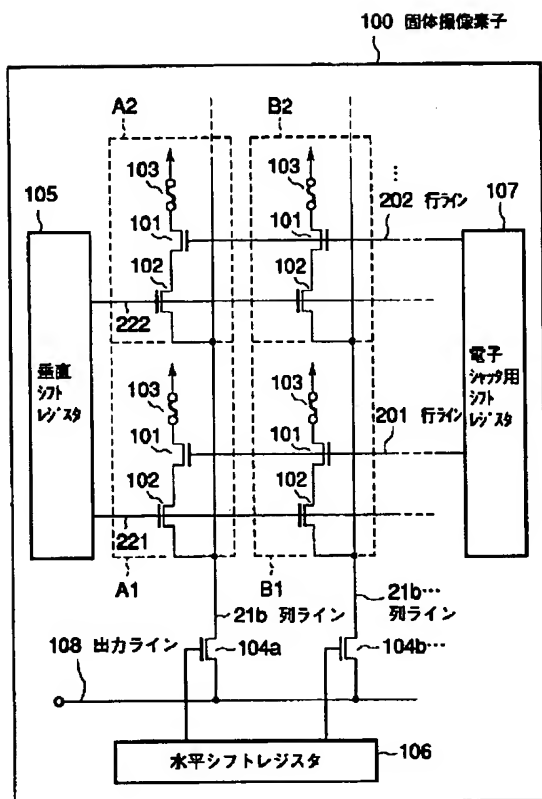
【符号の説明】

100、400、800、1100…固体撮像素子、101…フォトMOS、102…行選択トランジスタ、103…フューズ、104a、104b、…水平選択トランジスタ、105…垂直シフトレジスタ、106…水平シフトレジスタ、107…電子シャッター用シフトレジスタ。

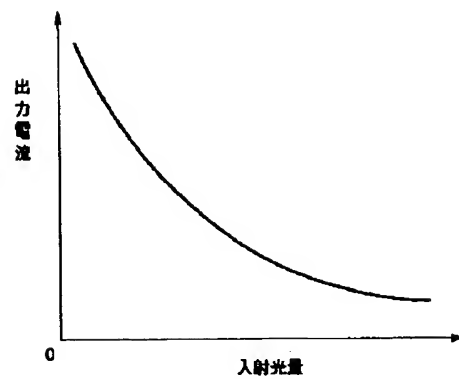
【図10】



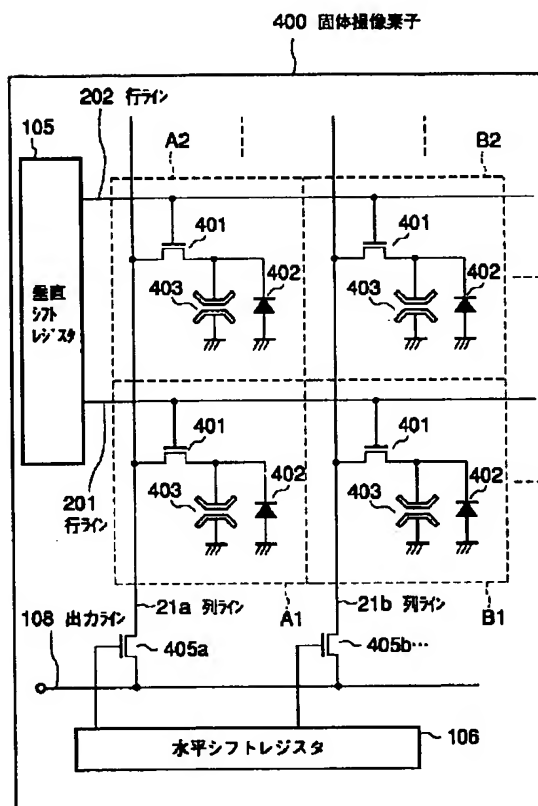
【図1】



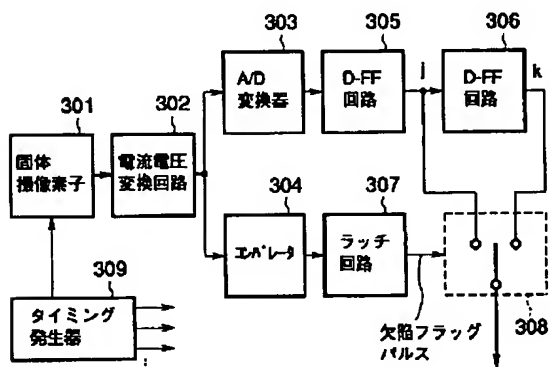
【図2】



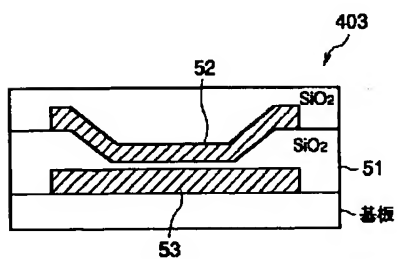
【図4】



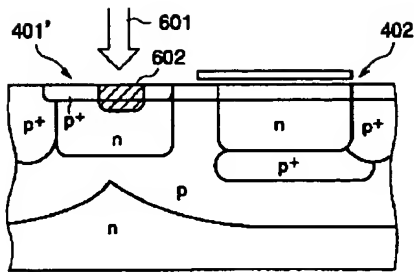
【図3】



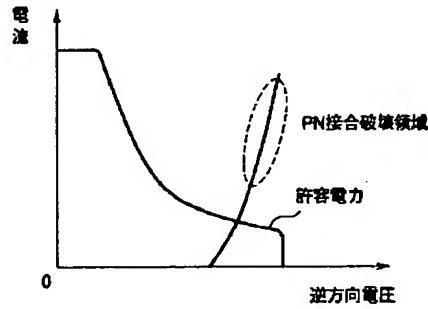
【図5】



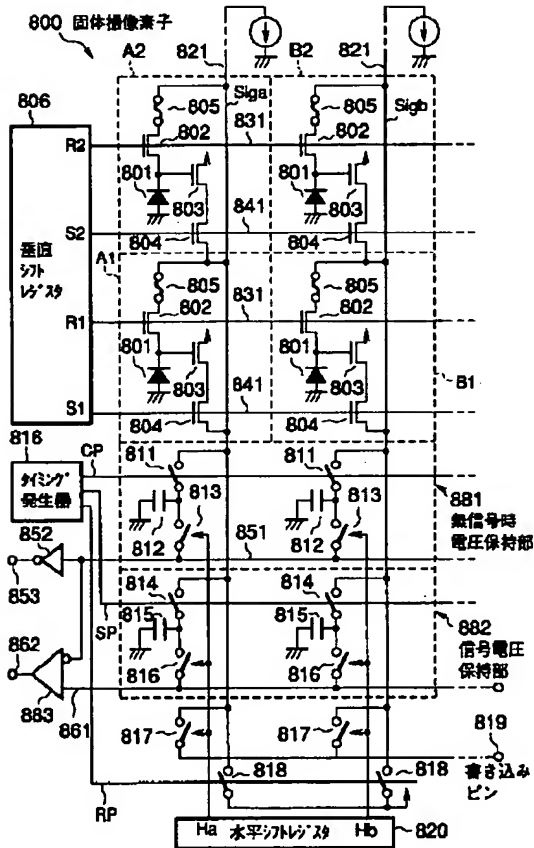
【図6】



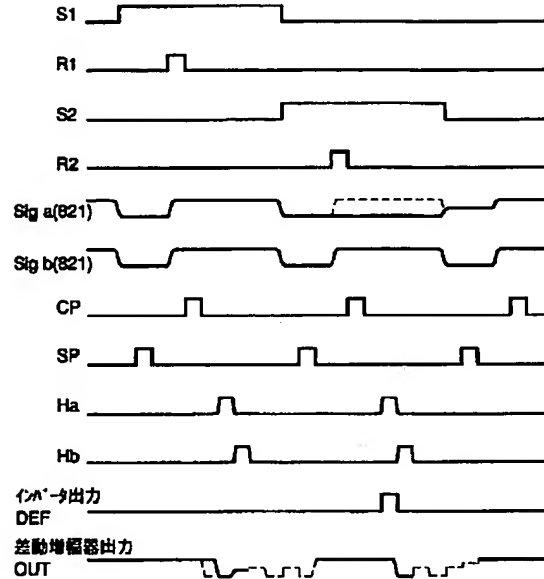
【図7】



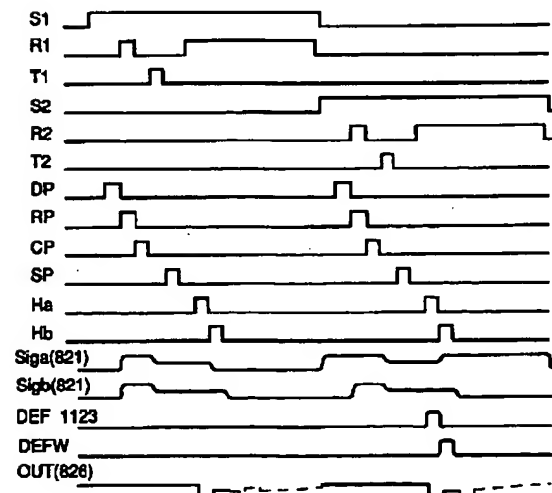
【図8】



【図9】



【図12】



【图 13】

